



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 9月29日

出 願 番 号

Application Number:

特願2000-300934

出 願 人

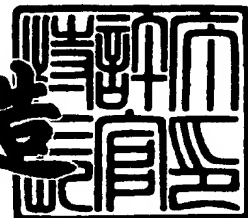
Applicant(s):

セイコーエプソン株式会社

2001年10月19日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3091852

【書類名】 特許願

【整理番号】 J0081193

【提出日】 平成12年 9月29日

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/00
G09F 9/35

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 松枝 洋二郎

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代表者】 安川 英昭

【代理人】

【識別番号】 100093388

【弁理士】

【氏名又は名称】 鈴木 喜三郎

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711684

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 有機 E L 表示装置

【特許請求の範囲】

【請求項 1】 格子状に配設された複数の行方向配線及び複数のデータ線と、前記行方向配線及びデータ線の各交点に対応して設けられた有機 E L 素子と、前記データ線を駆動可能なデータ線駆動回路と、前記行方向配線を駆動可能な行駆動回路と、を備えた有機 E L 表示装置において、

前記データ線駆動回路とは別に、デコーダを含んで構成されたデータ線駆動用の副データ線駆動回路を設け、前記データ線駆動回路には、前記データ線の全てを接続し、前記副データ線駆動回路には、前記データ線のうちの一部のみを選択的に接続したことを特徴とする有機 E L 表示装置。

【請求項 2】 格子状に配設された複数の行方向配線及び複数のデータ線と、前記行方向配線及びデータ線の各交点に対応して設けられた有機 E L 素子と、前記データ線を駆動可能なデータ線駆動回路と、前記行方向配線を駆動可能な行駆動回路と、を備えた有機 E L 表示装置において、

前記データ線駆動回路とは別に、シフトレジスタを含んで構成されたデータ線駆動用の副データ線駆動回路を設け、前記データ線駆動回路には、前記データ線の全てを接続し、前記副データ線駆動回路には、前記データ線のうちの一部のみを選択的に接続したことを特徴とする有機 E L 表示装置。

【請求項 3】 前記データ線駆動回路を、シフトレジスタを含んで構成した請求項 1 又は請求項 2 記載の有機 E L 表示装置。

【請求項 4】 前記行駆動回路を、デコーダを含んで構成した請求項 1 乃至請求項 3 のいずれかに記載の有機 E L 表示装置。

【請求項 5】 前記副データ線駆動回路には、前記データ線のうち、画面の特定領域に配されたデータ線のみを選択的に接続した請求項 1 乃至請求項 4 のいずれかに記載の有機 E L 表示装置。

【請求項 6】 赤の発色が可能な前記有機 E L 素子、緑の発色が可能な前記有機 E L 素子及び青の発色が可能な前記有機 E L 素子の 3 ドットを 1 画素とすることによりカラー表示が可能となっており、前記副データ線駆動回路には、前記

三色のうちの一部の色に対応したデータ線のみを選択的に接続した請求項 1 乃至請求項 5 のいずれかに記載の有機 E L 表示装置。

【請求項 7】 前記一部の色は緑である請求項 6 記載の有機 E L 表示装置。

【請求項 8】 前記副データ線駆動回路には、前記一部の色に対応したデータ線であって、画面の特定領域に配されたデータ線のみを選択的に接続した請求項 6 又は請求項 7 記載の有機 E L 表示装置。

【請求項 9】 全ドット表示モードとキャラクタ表示モードとの間で切換が可能となっており、前記全ドット表示モードが選択されている場合には、前記データ線駆動回路が有効となり、前記キャラクタ表示モードが選択されている場合には、前記副データ線駆動回路が有効となるようになっている請求項 1 乃至請求項 8 のいずれかに記載の有機 E L 表示装置。

【請求項 10】 前記行駆動回路とは別に、デコーダを含んで構成された行方向配線駆動用の副行駆動回路を設け、前記行駆動回路には、前記行方向配線の全てを接続し、前記副行駆動回路には、前記行方向配線のうちの一部のみを選択的に接続した請求項 1 乃至請求項 8 のいずれかに記載の有機 E L 表示装置。

【請求項 11】 前記行駆動回路とは別に、シフトレジスタを含んで構成された行方向配線駆動用の副行駆動回路を設け、前記行駆動回路には、前記行方向配線の全てを接続し、前記副行駆動回路には、前記行方向配線のうちの一部のみを選択的に接続した請求項 1 乃至請求項 8 のいずれかに記載の有機 E L 表示装置。

【請求項 12】 前記副行駆動回路には、前記行方向配線のうち、画面の特定領域に配された行方向配線のみを選択的に接続した請求項 10 又は請求項 11 記載の有機 E L 表示装置。

【請求項 13】 全ドット表示モードとキャラクタ表示モードとの間で切換が可能となっており、前記全ドット表示モードが選択されている場合には、前記データ線駆動回路及び行駆動回路が有効となり、前記キャラクタ表示モードが選択されている場合には、前記副データ線駆動回路及び前記副行駆動回路が有効となるようになっている請求項 10 乃至請求項 12 のいずれかに記載の有機 E L 表示装置。

【請求項 1 4】 前記キャラクタ表示モードが選択されている場合には、前記全ドット表示モードが選択されている場合に比べて、階調数が減じられるようになっている請求項 9 又は請求項 1 3 記載の有機 E L 表示装置。

【請求項 1 5】 前記キャラクタ表示モードが選択されている場合には、前記全ドット表示モードが選択されている場合に比べて、フレーム周波数が減じられるようになっている請求項 9、請求項 1 3 及び請求項 1 4 のいずれかに記載の有機 E L 表示装置。

【請求項 1 6】 前記全ドット表示モードから前記キャラクタ表示モードに移行する際に全画素を一斉にリセットできるようにした請求項 9、請求項 1 3、請求項 1 4 及び請求項 1 5 のいずれかに記載の有機 E L 表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、有機 E L (electroluminescence) 素子を利用した表示装置に関し、特に、簡易な回路構成で低消費電力化が図られるようにしたものである。

【0 0 0 2】

【従来の技術】

図 1 0 は、従来の有機 E L 表示装置 1 0 の構成を示す図である。なお、図 1 0 には、有機 E L 表示装置 1 0 のうち、4 本のデータ線 X 1 ～ X 4 及び 2 本の走査線 Y 1、Y 2 に関する部分のみを示している。

【0 0 0 3】

即ち、この有機 E L 表示装置 1 0 は、列方向に延びる複数本のデータ線 X 1 ～ X 4 と、行方向に延びる複数本の走査線 Y 1、Y 2 と、データ線 X 1 ～ X 4 と平行に延び且つ端部は電源 VDD に接続された共通給電線 1 1 と、を有しており、データ線 X 1 ～ X 4 と走査線 Y 1、Y 2 との各交点に対応して、発色部としての有機 E L 素子 1 2、…、1 2 が設けられている。この例では、赤 (R) の発色が可能な有機 E L 素子 1 2、緑 (G) の発色が可能な有機 E L 素子 1 2 及び青 (B) の発色が可能な有機 E L 素子 1 2 を、最初のデータ線 X 1 には R、次のデータ線 X 2 には G、その次のデータ線 X 3 には B、さらにその次のデータ線 X 4 には R

、という具合に、各データ線X1～X4に順繰りに対応させており、行方向に並んだ赤の発色が可能な有機EL素子12、緑の発色が可能な有機EL素子12及び青の発色が可能な有機EL素子12の3ドットで一つの画素Pを構成していて、これによって、この有機EL表示装置10はカラー表示が可能となっている。

【0004】

そして、各有機EL素子12の陰極側は接地されるとともに、正孔注入側は、Pチャネル型の薄膜MOSトランジスタ（以下、PMOSトランジスタと称す。）13を介して、共通給電線11に接続されている。また、PMOSトランジスタ13のゲートと、対応するデータ線X1～X4との間が、Nチャネル型の薄膜MOSトランジスタ（以下、NMOSトランジスタと称す。）14を介して接続されるとともに、PMOSトランジスタ13のゲートと、共通給電線11との間に、保持容量15が介在している。さらに、NMOSトランジスタ14のゲートが、対応する走査線Y1、Y2に接続されている。これら有機EL素子12、PMOSトランジスタ13、NMOSトランジスタ14及び保持容量15によって、いわゆるアクティブマトリックス型の表示画面20が構成されている。

【0005】

走査線Y1、Y2の端部は、走査線駆動回路30に接続されている。走査線駆動回路30は、シフトレジスタ31と、バッファ32とによって構成されていて、シフトレジスタ31の出力がバッファ32を介して各走査線Y1、Y2に供給されるようになっている。よって、シフトレジスタ31のシフト動作に同期して、複数の走査線Y1、Y2が順番に選択されて一つずつ充電及び放電を繰り返すようになっている。

【0006】

これに対し、データ線X1～X4の端部は、データ線駆動回路40に接続されている。データ線駆動回路40は、シフトレジスタ41と、各データ線X1～X4に対応した複数のスイッチング素子42、…、42とによって構成されていて、シフトレジスタ41の出力がスイッチング素子42、…、42に供給されるようになっている。従って、シフトレジスタ41のシフト動作に同期して、スイッチ

ング素子42、…、42が順番に選択されて一つずつオン（導通）及びオフ（遮断）を繰り返すようになっている。

【0007】

各スイッチング素子42、…、42のデータ線X1～X4の逆側は、ビデオ信号線17R、17G、17Bのいずれかに接続されている。ここで、ビデオ信号線17R～17Bは、赤（R）、緑（G）、青（B）に対応したアナログのビデオ信号電圧VIDR、VIDG、VIDBを供給するための信号線であり、表示画面20に隣接し走査線Y1、Y2と平行に配線されている。よって、各データ線X1～X4は、自己に接続された有機EL素子12の発色と同色のビデオ信号電圧VIDR、VIDG、VIDBが供給可能となるように、スイッチング素子42を介して、ビデオ信号線17R、17G、17Bのいずれかに接続されている。

【0008】

そして、シフトレジスタ31のシフト動作の周期は、シフトレジスタ41のシフト動作によって全てのデータ線X1、X2、…、Xnの選択が完了したタイミングで、走査線Yiの選択を終え次の走査線Y(i+1)の選択に移行できる周期となっている。

【0009】

以上のような構成であれば、シフトレジスタ31及びシフトレジスタ41のシフト動作によって全ての走査線Y1、Y2、…、Ymが順次選択されるとともに、各走査線Y1～Ymが選択されている間に全てのデータ線X1、X2、…、Xnが順次選択されるから、表示画面20の全画面を利用して画像を出力することができる。なお、各データ線X1～Xnにはその選択時に対応するビデオ信号線17R～17Bからビデオ信号電圧VIDR、VIDG、VIDBのいずれかが供給され、そのビデオ信号電圧VIDR、VIDG、VIDBが、走査線Yiによって選択されているNMOSトランジスタ14を介して保持容量15に蓄えられ、その保持容量15の充電状態に応じてPMOSトランジスタ13のチャネルが制御され、共通給電線11から各有機EL素子12に流れる電流値がビデオ信号電圧VIDR、VIDG、VIDBに対応した値となるから、各有機EL素子12を所望の輝度で発光させることができる。

【0 0 1 0】

【発明が解決しようとする課題】

上記従来の有機EL表示装置10であっても、表示画面20を利用して画像を出力するという動作に関しては特に問題はなく、むしろ、全画面を利用して画像を出力することに関しては非常に効率的な構成であった。

【0 0 1 1】

しかしながら、従来の有機EL表示装置10では、走査線駆動回路30によって走査線Y1、Y2、…、Ymの全てを順次駆動させる一方で、データ線駆動回路40によってデータ線X1、X2、…、Xnの全てを順次駆動させる構成であったため、例えば文字や記号等のキャラクタを表示するような場合でも、全画面に対してデータを書き換えなければならなかった。そして、全画面に対してデータを書き換えるためには、上述したように全データ線X1～Xn及び全走査線Y1～Ymを順次駆動させる必要があるが、特にデータ線X1～Xnは、極短い周期で駆動させなければならぬため、データ線X1～Xnに対しては高速で充電及び放電を繰り返す必要がある。また、走査線Y1～Ymに関しても、キャラクタを表示しない領域に配線されているものも全て駆動する必要があった。

【0 0 1 2】

つまり、上記従来の構成では、文字や記号等のキャラクタを表示する際にも、画像を表示する際と同様に消費電力の大きい動作を行わなければならない、また、キャラクタを表示しない領域についても走査線Y1～Ymを駆動させる構成であったため、無駄な電力を消費してしまう構成となっていた。

【0 0 1 3】

本発明は、このような従来の技術が有する未解決の課題に着目してなされたものであって、従来の有機EL表示装置の利点は生かしつつ、簡易な構成で、無駄な電力消費を抑えることができる有機EL表示装置を提供することを目的としている。

【0 0 1 4】

【課題を解決するための手段】

上記目的を達成するために、請求項1に係る発明は、格子状に配設された複数

の行方向配線及び複数のデータ線と、前記行方向配線及びデータ線の各交点に対応して設けられた有機ＥＬ素子と、前記データ線を駆動可能なデータ線駆動回路と、前記行方向配線を駆動可能な行駆動回路と、を備えた有機ＥＬ表示装置において、前記データ線駆動回路とは別に、デコーダを含んで構成されたデータ線駆動用の副データ線駆動回路を設け、前記データ線駆動回路には、前記データ線の全てを接続し、前記副データ線駆動回路には、前記データ線のうちの一部のみを選択的に接続した。

【 0 0 1 5 】

上記目的を達成するために、請求項２に係る発明は、格子状に配設された複数の行方向配線及び複数のデータ線と、前記行方向配線及びデータ線の各交点に対応して設けられた有機ＥＬ素子と、前記データ線を駆動可能なデータ線駆動回路と、前記行方向配線を駆動可能な行駆動回路と、を備えた有機ＥＬ表示装置において、前記データ線駆動回路とは別に、シフトレジスタを含んで構成されたデータ線駆動用の副データ線駆動回路を設け、前記データ線駆動回路には、前記データ線の全てを接続し、前記副データ線駆動回路には、前記データ線のうちの一部のみを選択的に接続した。

【 0 0 1 6 】

請求項３に係る発明は、上記請求項１又は２に係る発明である有機ＥＬ表示装置において、前記データ線駆動回路を、シフトレジスタを含んで構成した。

【 0 0 1 7 】

請求項４に係る発明は、上記請求項１～３に係る発明である有機ＥＬ表示装置において、前記行駆動回路を、デコーダを含んで構成した。

【 0 0 1 8 】

請求項５に係る発明は、上記請求項１～４に係る発明である有機ＥＬ表示装置において、前記副データ線駆動回路には、前記データ線のうち、画面の特定領域に配されたデータ線のみを選択的に接続した。

【 0 0 1 9 】

そして、請求項６に係る発明は、上記請求項１～５に係る発明である有機ＥＬ表示装置において、赤の発色が可能な前記有機ＥＬ素子、緑の発色が可能な前記

有機EL素子及び青の発色が可能な前記有機EL素子の3ドットを1画素とすることによりカラー表示を可能とし、前記副データ線駆動回路には、前記三色のうちの一部の色に対応したデータ線のみを選択的に接続した。

【0020】

請求項7に係る発明は、上記請求項6に係る発明である有機EL表示装置において、前記一部の色を緑とした。

【0021】

請求項8に係る発明は、上記請求項6又は7に係る発明である有機EL表示装置において、前記副データ線駆動回路には、前記一部の色に対応したデータ線であって、画面の特定領域に配されたデータ線のみを選択的に接続した。

【0022】

さらに、請求項9に係る発明は、上記請求項1～8に係る発明である有機EL表示装置において、全ドット表示モードとキャラクタ表示モードとの間で切換を可能とし、前記全ドット表示モードが選択されている場合には、前記データ線駆動回路が有効となり、前記キャラクタ表示モードが選択されている場合には、前記副データ線駆動回路が有効となるようにした。

【0023】

一方、請求項10に係る発明は、上記請求項1～8に係る発明である有機EL表示装置において、前記行駆動回路とは別に、デコーダを含んで構成された行方向配線駆動用の副行駆動回路を設け、前記行駆動回路には、前記行方向配線の全てを接続し、前記副行駆動回路には、前記行方向配線のうちの一部のみを選択的に接続した。

【0024】

請求項11に係る発明は、上記請求項1～8に係る発明である有機EL表示装置において、前記行駆動回路とは別に、シフトレジスタを含んで構成された行方向配線駆動用の副行駆動回路を設け、前記行駆動回路には、前記行方向配線の全てを接続し、前記副行駆動回路には、前記行方向配線のうちの一部のみを選択的に接続した。

【0025】

そして、請求項 1 2 に係る発明は、上記請求項 1 0 又は 1 1 に係る発明である有機 E L 表示装置において、前記副行駆動回路には、前記行方向配線のうち、画面の特定領域に配された行方向配線のみを選択的に接続した。

【 0 0 2 6 】

また、請求項 1 3 に係る発明は、上記請求項 1 0 ～ 1 2 に係る発明である有機 E L 表示装置において、全ドット表示モードとキャラクタ表示モードとの間で切換が可能となっており、前記全ドット表示モードが選択されている場合には、前記データ線駆動回路及び行駆動回路が有効となり、前記キャラクタ表示モードが選択されている場合には、前記副データ線駆動回路及び前記副行駆動回路が有効となるようにした。

【 0 0 2 7 】

そして、請求項 1 4 に係る発明は、上記請求項 9 又は 1 3 に係る発明である有機 E L 表示装置において、前記キャラクタ表示モードが選択されている場合には、前記全ドット表示モードが選択されている場合に比べて、階調数が減じられるようにした。

【 0 0 2 8 】

また、請求項 1 5 に係る発明は、上記請求項 9、1 3 又は 1 4 に係る発明である有機 E L 表示装置において、前記キャラクタ表示モードが選択されている場合には、前記全ドット表示モードが選択されている場合に比べて、フレーム周波数が減じられるようにした。

【 0 0 2 9 】

さらに、請求項 1 6 に係る発明は、上記請求項 9、1 3、1 4 又は 1 5 に係る発明である有機 E L 表示装置において、前記全ドット表示モードから前記キャラクタ表示モードに移行する際に全画素を一斉にリセットできるようにした。

【 0 0 3 0 】

ここで、請求項 1 に係る発明にあつては、本来のデータ線駆動回路の他に、副データ線駆動回路を有し、その副データ線駆動回路には、データ線の一部のみを選択的に接続しているから、全データ線によって表示を行う場合にはデータ線駆動回路を利用し、一部のデータ線によって表示を行う場合には副データ線駆動回

路を利用する、という使用態様が可能となる。しかも、副データ線駆動回路は、デコーダを含んで構成されているから、それに接続されたデータ線のうちの任意のデータ線を選択的に駆動させることもできる。

【 0 0 3 1 】

また、請求項 2 に係る発明にあっても、副データ線駆動回路を有し、その副データ線駆動回路にデータ線の一部のみを選択的に接続しているから、全データ線によって表示を行う場合にはデータ線駆動回路を利用し、一部のデータ線によって表示を行う場合には副データ線駆動回路を利用する、という使用態様が可能となる。また、この請求項 2 に係る発明では、副データ線駆動回路は、シフトレジスタを含んで構成されているから、その副データ線駆動回路を動作させるために多くの配線を設けなくても済む。

【 0 0 3 2 】

請求項 3 に係る発明にあっては、データ線駆動回路はシフトレジスタを含んで構成しているから、それによって駆動されるデータ線の本数が多数であっても、データ線駆動回路を動作させるための配線数を極端に多くしないで済む。

【 0 0 3 3 】

また、請求項 4 に係る発明にあっては、行駆動回路をデコーダによって構成しているため、副データ線駆動回路を利用する場合に、必要な行方向配線だけを駆動させるという使用態様も可能となる。

【 0 0 3 4 】

なお、この請求項 4 に係る発明では、本来のデータ線駆動回路を利用して画面全体に画像を出力する場合にも、デコーダによって行方向配線を順に選択し駆動させる必要がある。しかし、行方向配線の駆動周期は、データ線の駆動周期に比べて大幅に長いため、デコーダに接続されるアドレス選択用の配線が多数であっても、それらアドレス選択用の配線の充電及び放電の周期が極端に短くなる訳ではないから、アドレス選択用の配線の駆動に伴って消費電力が極端に大きくなるようなことはない。

【 0 0 3 5 】

そして、請求項 5 に係る発明にあっては、副データ線駆動回路に接続されてい

るデータ線は、画面の特定領域（データ線が画面縦方向に延びているものとする、例えば、画面の左側、中央、右側といった領域）に配されたデータ線であるから、その副データ線駆動回路を利用してデータ線を駆動させる状況では、画面の特定領域に限って表示を行うことができる。

【 0 0 3 6 】

一方、請求項 6 に係る発明にあっては、副データ線駆動回路を利用してデータ線を駆動させる状況では、一部の色のみを利用して表示を行うことができる。

【 0 0 3 7 】

特に、請求項 7 に係る発明では、副データ線駆動回路を利用してデータ線を駆動させる状況では、現在報告されている有機 E L 材料の中で最も発光輝度及び発光効率の良い緑（G）によって表示が行われる。

【 0 0 3 8 】

そして、請求項 8 に係る発明にあっては、副データ線駆動回路を利用してデータ線を駆動させる状況では、画面の特定領域に、一部の色のみを利用して表示を行うことができる。

【 0 0 3 9 】

請求項 9 に係る発明にあっては、画面を構成する全ドットを利用して画像を出力する全ドット表示モードと、文字や記号等の比較的簡易な図形であるキャラクタを表示するキャラクタ表示モードとの二つの表示モードが選択可能であり、請求項 6 又は請求項 7 に係る発明の構成を備えている場合には、前者はカラー表示モード、後者は一部色（単色）表示モード、と表現することもできる。

【 0 0 4 0 】

そして、請求項 9 に係る発明では、全ドット表示モードを、本来のデータ線駆動回路に対応させ、キャラクタ表示モードを、副データ線駆動回路に対応させている。このため、全ドット表示モードが選択されている状況では、全てのデータ線を利用して表示が行われ、キャラクタ表示モードが選択されている状況では、一部のデータ線を利用して表示が行われることになるから、各表示モードの表示レベルと、利用されるデータ線の本数との整合がとれる。

【 0 0 4 1 】

さらに、請求項 1 0 に係る発明にあつては、本来の行駆動回路の他に、副行駆動回路を有し、その副行駆動回路には、行方向配線の一部のみを選択的に接続しているから、全ての行方向配線によって表示を行う場合には行駆動回路を利用し、一部の行方向配線によって表示を行う場合には副行駆動回路を利用する、という使用態様が可能となる。しかも、副行駆動回路は、デコーダを含んで構成されているから、それに接続された行方向配線のうちの任意の行方向配線を選択的に駆動させることもできる。

【 0 0 4 2 】

また、請求項 1 1 に係る発明にあつても、副行駆動回路を有し、その副行駆動回路に行方向配線の一部のみを選択的に接続しているから、全ての行方向配線によって表示を行う場合には行駆動回路を利用し、一部の行方向配線によって表示を行う場合には副行駆動回路を利用する、という使用態様が可能となる。また、この請求項 1 1 に係る発明では、副行駆動回路は、シフトレジスタを含んで構成されているから、その副行駆動回路を動作させるために多くの配線を設けなくても済む。

【 0 0 4 3 】

そして、請求項 1 2 に係る発明にあつては、副行駆動回路に接続されている行方向配線は、画面の特定領域（行方向配線が画面横方向に延びているものとする、例えば、画面の上段、中段、下段といった領域）に配された行方向配線であるから、その副行駆動回路を利用して行方向配線を駆動させる状況では、画面の特定領域に限って表示を行うことができる。従つて、この請求項 1 2 に係る発明が、上記請求項 5 に係る発明の構成を備えていれば、画面の左上段、中央上段、右下段、というようなさらに細かい領域を特定領域とすることができる。

【 0 0 4 4 】

請求項 1 3 に係る発明にあつては、全ドット表示モードを、本来の行駆動回路に対応させ、キャラクタ表示モードを、副行駆動回路に対応させているから、全ドット表示モードが選択されている状況では、全ての行方向配線を利用して表示が行われ、キャラクタ表示モードが選択されている状況では、一部の行方向配線を利用して表示が行われることになり、各表示モードの表示レベルと、利用され

る行方向配線の本数との整合がとれる。

【0045】

そして、請求項14に係る発明にあっては、例えば、キャラクタ表示モードが選択されている場合には、階調数を最低の2（つまり、各有機EL素子は、発色しているか、発色していないかの二状態しかない。）とし、全ドット表示モードが選択されている場合には、階調数を3以上とする、という使用態様も採用できる。

【0046】

また、請求項15に係る発明にあっては、キャラクタ表示モードが選択されている場合には、フレーム周波数を減らし、その分、行方向配線やデータ線の選択期間（駆動させている期間）を長くすることができる。

【0047】

さらに、請求項16に係る発明にあっては、一斉にリセットできるようにしたため、画像を消去するために全画面を走査する動作が不要となり、かかる全画面を操作する際に消費される余分な消費電力を抑えることができる。また、キャラクタ表示モードに移行し文字や記号等が表示されたときに、それら文字や記号等の判別を困難にするノイズが画面に残るようなことが防止される。

【0048】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

【0049】

図1は本発明の第1の実施の形態の構成を示す図であって、有機EL表示装置10の構成を示す回路図である。なお、図10に示した従来の有機EL表示装置と同じ構成には同じ符号を付し、その同じ構成に関する詳細な説明は省略する。

【0050】

即ち、本実施の形態の有機EL表示装置10であっても、複数のデータ線X1、X2、…、Xnと、行方向配線としての複数の走査線Y1、Y2、…、Ymとが格子状に配設され、それらデータ線X1～Xnと走査線Y1～Ymとの各交点に、図10の場合と同様にR、G、Bの各色に対応した有機EL素子や保持容量

等が配されており、そして、データ線X1～Xn用のデータ線駆動回路40と、走査線Y1～Ym駆動用の、行駆動回路としての走査線駆動回路30とを備えている。

【0051】

但し、本実施の形態では、走査線駆動回路30は、シフトレジスタではなく、デコーダ33を含んで構成されている。従って、デコーダ33の動作を適宜制御することにより、走査線Y1～Ymをシフトレジスタを用いた場合と同様に順番に駆動させることも可能であるし、任意の走査線Y1～Ymを任意のタイミングで駆動させることも可能である。

【0052】

また、データ線駆動回路40のシフトレジスタ41にはイネーブル信号EnbIXが供給され、走査線駆動回路30のデコーダ33にはイネーブル信号EnbIYが供給されるようになっている。イネーブル信号EnbIX及びEnbIYは、通常はローレベル（論理値“0”）の信号であって、ローレベルのイネーブル信号EnbIX及びEnbIYが供給されている間は、シフトレジスタ41及びデコーダ33は、通常の動作を行うようになっている。これに対し、ハイレベル（論理値“1”）のイネーブル信号EnbIXが供給されているシフトレジスタ41は、スイッチング素子42の全てを同時にオン状態とするようになっており、ハイレベルのイネーブル信号EnbIYが供給されているデコーダ33は、全ての走査線Y1～Ymを同時に駆動させるようになっている。

【0053】

なお、ハイレベルのイネーブル信号EnbIXが生成されている間は、ビデオ信号線17R～17B上のビデオ信号電圧VIDR、VIDG、VIDBは、全てハイレベル（アナログ電圧信号であるため、正確には、取り得る範囲の最高電位）に固定されるようになっている。

【0054】

そして、有機EL表示装置10は、データ線駆動回路40とは別に、副データ線駆動回路50を備えている。

【0055】

副データ線駆動回路50は、デコーダ51と、複数のスイッチング素子52、…、52とを含んで構成されていて、デコーダ51の出力がスイッチング素子52、…、52に供給されるようになっている。従って、デコーダ51の出力に応じて、任意のスイッチング素子52、…、52が任意のタイミングでオン・オフするようになっている。

【0056】

スイッチング素子52、…、52の一端側は、データ線X1～Xnのうち、緑(G)の発色が可能な有機EL素子に対応したデータ線X2、X5、X8、…、X(n-1)に接続されている。つまり、データ線駆動回路40には、データ線X1～Xnの全てが接続されているが、副データ線駆動回路50には、データ線X1～Xnの一部であるGの発色が可能な有機EL素子に対応したデータ線X2、X5、X8、…、X(n-1)のみが選択的に接続されている。

【0057】

また、スイッチング素子52、…、52の他端側は、有機EL素子を発色させるためのキャラクタ表示用電圧VCHRが供給される電源配線53に接続されている。なお、本実施の形態では、従来(図10参照)と同様に、有機EL素子12と共通給電線11との間にPMOSトランジスタ13を設けた構成であるから、キャラクタ表示用電圧VCHRは、有機EL素子を発光させる際にはローレベルの電圧(例えば、接地電圧)となり、有機EL素子を消灯させる際にはハイレベルの電圧となる。

【0058】

本実施の形態の有機EL表示装置10の基本構成は上記の通りであるが、その使用態様としては、表示画面20の全ドットを使用して画像を表示するモード(全ドット表示モード、若しくはカラー表示モード)と、表示画面20のうち緑(G)のみを発光させて文字や記号等を表示するモード(キャラクタ表示モード、若しくは単色表示モード)との、二つのモードを設定し使い分ける態様が考えられる。

【0059】

そして、前者のカラー表示モードは、走査線駆動回路30とデータ線駆動回路

4 0 とが有効となって表示画面 2 0 の表示制御が行われ、後者の単色表示モードでは、走査線駆動回路 3 0 と副データ線駆動回路 5 0 とが有効となって表示画面 2 0 の表示制御が行われるようにする。

【 0 0 6 0 】

この場合、カラー表示モードでは、アナログ電圧であるビデオ信号電圧 V IDR 、 V IDG 、 V IDB によって発光が制御されることになるから、各色毎に例えば 8 段階の階調が与えられる。これに対し、単色モードでは、ローレベル及びハイレベルの二段階に変化するキャラクタ表示用電圧 V CHR によって発光が制御されることになるから、有機 E L 素子には、発色しているか、発色していないかの二状態しかない、つまり階調数は 2 となっている。このように、単色表示モードが選択されている場合には、カラー表示モードが選択されている場合に比べて、階調数が減じられることになる。

【 0 0 6 1 】

図 2 は、本実施の形態における有機 E L 表示装置 1 0 の各信号の状態を示す波形図であって、カラー表示モード選択期間 T 1 から単色表示モード選択期間 T 2 に移行する際を示している。

【 0 0 6 2 】

カラー表示モード選択期間 T 1 では、走査線駆動回路 3 0 及びデータ線駆動回路 4 0 が有効となっていて、走査線駆動回路 3 0 のデコーダ 3 3 が各走査線 Y 1 ～ Y m を順番に駆動するとともに、走査線 Y 1 ～ Y m の一つが駆動されている間に、データ線駆動回路 4 0 のシフトレジスタ 4 1 が、スイッチング素子 4 2、…、4 2 を順番に一つずつオンとする動作を全てのスイッチング素子 4 2、…、4 2 に対して行う。図 2 のカラー表示モード選択期間 T 1 では、走査線 Y 1 ～ Y 6 が順番に駆動されている様子が示されており、実際には、全ての走査線 Y 1 ～ Y m が同様に駆動され、一つの走査線 Y i が駆動されている間に、全てのデータ線 X 1 ～ X n が一つずつ順番に高速で駆動される。

【 0 0 6 3 】

また、カラー表示モード選択期間 T 1 では、走査線 Y 1 ～ Y m 及びデータ線 X 1 ～ X n の駆動タイミングに同期し、表示したい画像データを各画素毎及び原色

毎にアナログ電圧で表現したビデオ信号電圧VIDR、VIDG、VIDBが、高速で切り換えられる。

【0064】

このため、データ線駆動回路40によるデータ線X1～Xnの駆動が一巡する毎に、一つの走査線Yi分の画像データが表示画面20に出力され、走査線駆動回路30による走査線Y1～Ymの駆動が一巡する毎に、全画面分の画像データが表示画面20に出力される。

【0065】

カラー表示モード選択期間T1から単色表示モード期間T2に移行するときには、まず、それまでローレベルであったイネーブル信号EnbIX及びEnbIYが、ハイレベルとなる。すると、デコーダ回路33は全ての走査線Y1～Ymを同時に駆動させ、シフトレジスタ41は全てのスイッチング素子42、…、42をオン状態とする。このとき、ビデオ信号電圧VIDR、VIDG、VIDBもハイレベルに固定される。よって、表示画面20内の全ての保持容量にハイレベルの電圧が充電されて、有機EL素子と共通給電線との間が遮断されるから、全ての有機EL素子は非発光状態となる。つまり、表示画面20内の全ての画素が一斉にリセットされることになる。

【0066】

かかるリセット動作が保証される時間が経過した後に、ハイレベルであったイネーブル信号EnbIX及びEnbIYは再びローレベルに戻り、それ以降はローレベルに固定される。イネーブル信号EnbIX及びEnbIYがローレベルに戻ると、デコーダ回路31は全ての走査線Y1～Ymを同時にローレベルに戻し、シフトレジスタ41は全てのスイッチング素子42、…、42を同時にオフ状態に戻す。このとき、ビデオ信号電圧VIDR、VIDG、VIDBもローレベルに戻され、それ以降はローレベルに固定される。

【0067】

次に、データ線駆動回路40の代わりに、副データ線駆動回路50が有効となり、単色表示モード期間T2における表示制御が開始される。

【0068】

そして、単色表示モード期間 T_2 では、デコーダ 33 により任意の走査線 $Y_1 \sim Y_m$ が任意のタイミングで駆動され、デコーダ 51 により G に対応した任意のデータ線 $X_2, X_5, X_8, \dots, X(n-1)$ と電源配線 53 との間が任意のタイミングで接続されることになるから、任意の保持容量に任意のタイミングで充電を行うことができる。このとき、電源配線 53 にはローレベルのキャラクタ表示用電圧 V_{CHR} が供給されているから、デコーダ 33 及び 51 によって選択された保持容量には、ローレベルの電圧が保持され、有機 EL 素子と共通給電線との間が導通して、その有機 EL 素子は発光状態となる。

【0069】

つまり、単色表示モード期間 T_2 では、任意のドット（但し、 G のみ）だけを点灯することができるから、表示したい文字や記号等のキャラクタの形状に合わせて任意のドットを点灯させることにより、表示画面 20 にキャラクタが出力される。

【0070】

このように、電源配線 53 にローレベルのキャラクタ表示用電圧 V_{CHR} を供給した状態で、ランダムアクセスが可能なデコーダ 33 及び 51 によって消灯している任意のドットを選択すると、そのドットは消灯状態から点灯状態に移行するし、また、電源配線 53 にハイレベルのキャラクタ表示用電圧 V_{CHR} を供給した状態でデコーダ 33 及び 51 によって点灯している任意のドットを選択すると、そのドットは点灯状態から消灯状態に移行するから、キャラクタを新たに表示した部分や書き換えたい部分だけを順次選択しながらキャラクタ表示を行うことができる。

【0071】

従って、本実施の形態の構成であれば、単色表示モード期間 T_2 でキャラクタ表示を行う際には、必要な走査線 $Y_1 \sim Y_m$ 及びデータ線 X_2, X_5, \dots, X_n だけを駆動させれば済むため、表示に関係しない領域に配線された走査線やデータ線が無駄に駆動させる必要がなく、その分、消費電力の低減が図られる。

【0072】

また、駆動させる必要のある走査線及びデータ線の本数が少なくなれば、フレ

ーム周波数を減らすことも可能であり、フレーム周波数が減った分、走査線 Y 1 ~ Y m やデータ線 X 2、X 5、…、X n の選択期間を長くできる（図 2 には、カラー表示モード期間 T 1 に比べて単色表示モード期間 T 2 の方が、走査線を選択期間が長くなっている様子が示されている。）から、充電や放電に要する時間を長く設定でき、高速で駆動させる場合に比べて消費電力を低減することができる。

【 0 0 7 3 】

さらに、本実施の形態では、単色表示モード期間 T 2 では、単色（G のみ）でキャラクタを表示するようになっており、しかも階調数を 2 として中間調を使用しないようになっているから、フルカラーでキャラクタを表示していた従来の有機 EL 表示装置に比べて、消費電力を大幅に低減することができる。

【 0 0 7 4 】

また、単色表示モードでは緑（G）を利用する構成であり、現在実用に供されている G の発光材料は、R の発光材料や B の発光材料に比べて、図 3 に示すように発光輝度に優れるとともに、図 4 に示すように発光効率にも優れている。このため、キャラクタを表示する際に同程度の輝度や発光量を得るためには、本実施の形態のように G の発光材料を利用することが、他の材料を利用することに比べて最も消費電力を小さくできるのである。

【 0 0 7 5 】

以上のように、本実施の形態の構成であれば、種々の点で消費電力の低減が図られているから、全体として、従来の有機 EL 表示装置に比べて、格別の低消費電力化を図ることができ、その結果、携帯情報端末（携帯電話）のように少しでも消費電力の低減が必要な電子機器用の表示装置として特に好適である。

【 0 0 7 6 】

図 5 は、本発明の第 2 の実施の形態を示す図であって、有機 EL 表示装置 1 0 の構成を示す回路図である。なお、上記第 1 の実施の形態と同じ構成には、同じ符号を付し、その重複する説明は省略する。

【 0 0 7 7 】

先ず、本実施の形態の有機 EL 表示装置 1 0 の基本的な構成は、上記第 1 の実

施の形態と同様であり、異なるのは、走査線駆動回路 3 0 を、シフトレジスタ 3 1 を含んで構成した点と、副データ線駆動回路 5 0 に、G の発色が可能な有機 E L 素子に対応したデータ線 X 2、X 5、X 8、…、X (n - 1) のうちの一部のみを選択的に接続した点と、走査線駆動回路 3 0 とは別に、副行駆動回路としての副走査線駆動回路 6 0 を設けた点と、の三つである。

【 0 0 7 8 】

即ち、走査線駆動回路 3 0 は、図 1 0 に示した従来の有機 E L 表示装置 1 0 の場合と同様に、シフトレジスタ 3 1 及びバッファ 3 2 によって構成されている。但し、シフトレジスタ 3 1 には、上記第 1 の実施の形態と同様のイネーブル信号 E n b l Y が入力されるようになっており、ハイレベルのイネーブル信号 E n b l Y が入力されると、シフトレジスタ 3 1 は、全ての走査線 Y 1 ~ Y m を同時に駆動させるようになっている。

【 0 0 7 9 】

また、副データ線駆動回路 5 0 のデコーダ 5 1 は、スイッチング素子 5 2 のオン・オフを制御するようになっていることは上記第 1 の実施の形態と同様であるが、スイッチング素子 5 2 を介して電源配線 5 3 に接続可能となっているデータ線を、G の発色が可能な有機 E L 素子に対応したデータ線 X 2、X 5、X 8、…、X (n - 1) の全てではなく、表示画面 2 0 の特定領域に配されたデータ線（図 5 では、データ線 X 5、X 8）のみとしている。

【 0 0 8 0 】

そして、副走査線駆動回路 6 0 は、デコーダ 6 1 と、バッファ 6 2 とで構成されており、バッファ 6 2 の出力側には、走査線 Y 1 ~ Y m のうち表示画面 2 0 の特定領域に配された走査線（図 5 では、走査線 Y 2、Y 3、Y 5、Y 6）のみが選択的に接続されている。従って、副走査線駆動回路 6 0 が有効になっている状況では、デコーダ 6 1 の出力に応じて、一部の走査線 Y 2、Y 3、Y 5、Y 6、…のうちの任意の走査線が任意のタイミングで駆動できるようになっている。

【 0 0 8 1 】

本実施の形態の構成であっても、カラー表示モード期間 T 1 では、走査線駆動回路 3 0 及びデータ線駆動回路 4 0 が有効となって、従来の有機 E L 表示装置と

同様の表示制御が行われる。

【0082】

そして、単色表示モード期間T2に移行する際には、上記第1の実施の形態と同様に、イネーブル信号EnblX及びEnblYがハイレベルとなり、シフトレジスタ31によって全ての走査線Y1～Ymが同時に駆動され、シフトレジスタ41によって全てのスイッチング素子42、…、42がオン状態となり、ビデオ信号電圧VIDR、VIDG、VIDBもハイレベルに固定され、表示画面20内の全ての画素が一斉にリセットされる。

【0083】

次いで、イネーブル信号EnblX及びEnblYがローレベルに戻った後に、副走査線駆動回路60及び副データ線駆動回路50が有効となる。

【0084】

よって、デコーダ61により一部の走査線Y2、Y3、Y5、Y6、…のうちの任意の走査線が意のタイミングで駆動され、デコーダ51によりGに対応した任意のデータ線X5、X8、…、と電源配線53との間が任意のタイミングで接続されることになるから、表示画面20の特定領域に配されたドットに対応する任意の保持容量に任意のタイミングで充電を行うことができる。

【0085】

つまり、単色表示モード期間T2では、表示画面20の特定領域に配された任意のドット（但し、Gのみ）だけを点灯することができるから、その表示したい文字や記号等のキャラクタの形状に合わせて任意のドットを点灯させることにより、表示画面20の特定領域にキャラクタが出力される。

【0086】

このように、上記第1の実施の形態では表示画面20の全面、この第2の実施の形態では表示画面20の特定領域、という違いはあるものの、本実施の形態であっても、上記第1の実施の形態と同様の作用効果が得られる。

【0087】

そして、本実施の形態にあっては、カラー表示モード期間T1では、シフトレジスタ31を備えた走査線駆動回路30を利用し、単色表示モード期間T2では

デコーダ61を備えた副走査線駆動回路60を利用するようにしており、その副走査線駆動回路60には一部の走査線のみを駆動できるようにしているから、走査線駆動回路30をデコーダで構成した上記第1の実施の形態に比べて、配線数を大幅に少なくすることができ、デコーダ61を駆動させるための消費電力はデコーダ33を駆動させるための消費電力よりも少なくて済むから、有機EL表示装置10のさらなる消費電力の低減が図られるようになっている。

【0088】

また、副データ線駆動回路50に関しても、デコーダ51によってオン・オフが制御されるスイッチング素子52の個数が上記第1の実施の形態よりも少なくなっているから、その分、配線数が少なくなつて消費電力の低減が図られるようになっている。

【0089】

図6及び図7は本発明の第3の実施の形態を示す図であり、図6は、有機EL表示装置10の構成を示す回路図である。なお、上記第1、2の実施の形態と同じ構成には、同じ符号を付し、その重複する説明は省略する。

【0090】

即ち、本実施の形態の有機EL表示装置10は、各画素P毎の発光状態をデジタルデータによって制御するために、各ドット毎に複数ビット（この例では、6ビット）の情報量を有するデータ線X1、X2、X3、…、Xnが配されており、また、行方向には、行方向配線としての書き込み制御線Wi、/Wiと、後述のインバータを動作させるための電源線VDD、VSSと、有機EL素子を発光させるための給電線VOELとが配されている。

【0091】

図7は、有機EL素子12を発光させる回路構成を示した回路図であつて、同図に示すように、6ビットの配線d0～d5からなるデータ線Xiと、互いに相補の関係にある二本の書き込み制御線Wi、/Wiとの交点に対応して、6ビットのデジタル情報を記憶可能な記憶回路70が設けられている。

【0092】

記憶回路70の1ビット毎の記憶部分は、二つのインバータ71、72をたす

き掛けに接続してなるデータ保持部 7 3 を中心に構成されていて、そのデータ保持部 7 3 の一方のノードに、別のインバータ 7 4 を介して、データ線 X_i を構成するいずれかの配線 $d_0 \sim d_5$ 上のデータが供給されるようになっており、データ保持部 7 3 の他方のノードは、PMOS トランジスタ 7 5、…、7 5 のいずれかのゲートに接続されている。

【 0 0 9 3 】

そして、本実施の形態では、有機 EL 素子 1 2 のそれぞれが、面積の異なる六つの領域から構成されていて、それら六つの領域のそれぞれの面積を $S_1 \sim S_6$ とすると、その比は、

$$S_1 : S_2 : S_3 : S_4 : S_5 : S_6 = 1 : 2 : 4 : 8 : 16 : 32$$

となっている。その有機 EL 素子 1 2 の各領域には、いずれかの PMOS トランジスタ 7 5 を介して給電線 V_{OEL} から電流が供給可能となっている。

【 0 0 9 4 】

また、記憶回路 7 0 には、書き込み制御線 W_i 、 $\neg W_i$ 上の信号が供給されるとともに、電源線 V_{DD} 、 V_{SS} の電位が供給されていて、各インバータ 7 1、7 2、7 3 は電源線 V_{DD} 、 V_{SS} の電圧をハイレベル及びローレベルとして動作するようになっており、さらに、書き込み制御線 W_i がハイレベル（従って、書き込み制御線 $\neg W_i$ がローレベル）の場合には、インバータ 7 4 が活性状態、インバータ 7 2 が不活性状態となり、書き込み制御線 W_i がローレベル（従って、書き込み制御線 $\neg W_i$ がハイレベル）の場合には、インバータ 7 4 が不活性状態、インバータ 7 2 が活性状態となる。

【 0 0 9 5 】

書き込み制御線 W_i 、 $\neg W_i$ は、記憶回路 7 0 の各ビットに共通に供給されているから、結局のところ、書き込み制御線 W_i がハイレベルの場合には、記憶回路 7 0 のデータ保持部 7 3 とデータ線 $d_0 \sim d_5$ との間が接続されるとともに、インバータ 7 2 によるデータの保持作用が消えるから、記憶回路 7 0 へのデータの書き込みが可能となり、書き込み制御信号 W_i がローレベルの場合には、データ保持部 7 3 とデータ線 $d_0 \sim d_5$ との間が切り離されるとともに、インバータ 7 2 によるデータの保持作用が有効となって、データ保持部 7 3 のそれぞれに 1

ビットのデータが保存されるようになる。

【0096】

図6に戻り、各書き込み制御線 W_i 、 $\neg W_i$ は、行駆動回路としてのワード線駆動回路35に接続されている。ワード線駆動回路35は、デコーダ36と、バッファ37とで構成されていて、デコーダ36によって選択された一組の書き込み制御線 W_i 、 $\neg W_i$ については、書き込み制御線 W_i はハイレベルで、書き込み制御線 $\neg W_i$ はローレベルとなり、デコーダ36によって選択されていないその他の書き込み制御線 W_i 、 $\neg W_i$ については、書き込み制御線 W_i はローレベルで、書き込み制御線 $\neg W_i$ はハイレベルとなる。

【0097】

これに対し、データ線 $X_1 \sim X_n$ のそれぞれは、データ線駆動回路40に接続されている。データ線駆動回路40は、デコーダ45と、入力制御回路46と、列選択スイッチ部47とで構成されている。

【0098】

デコーダ45の各出力は、各ドット毎のデジタルデータのビット数 k （この例では、 $k=6$ ） $\times 3$ （この3は、画素 P を構成する R 、 G 、 B の三原色に対応する数字である。）本に分岐されていて、その分岐出力線と、入力制御回路46の同じく $k \times 3$ 本の出力線とが交差しており、デコーダ45の分岐された出力線と入力制御回路46の出力線とが一对一に対応するように列選択スイッチ部47の各スイッチング素子47aが配設されている。

【0099】

そして、デコーダ45によって任意の出力が選択されると、その選択された出力の各分岐出力線によって列選択スイッチ部47の各スイッチング素子47aが活性化され、入力制御回路46の出力はその活性化されたスイッチング素子47aによって一組のデータ線（例えば、 X_1 、 X_2 及び X_3 ）単位で表示画面20側に供給される。表示画面20側に供給された画像データは、そのとき選択されている書き込み制御線 W_i 、 $\neg W_i$ によって書き込み状態となっている一つの記憶回路70に書き込まれることになる。

【0100】

入力制御回路46には、メモリコントローラ80から、 $k \times 3$ ビットの画像信号が供給されるようになっており、そのメモリコントローラ80は、図示しないCPUによって制御されるようになっていいる。また、デコーダ36及び45は、アドレスバッファ81によってそれぞれが選択するアドレスが制御されるようになっており、アドレスバッファ81はタイミングコントローラ82によって制御されるようになっていいる。

【0101】

そして、データ線駆動回路40のデコーダ45にはイネーブル信号EnblXが供給され、ワード線駆動回路35のデコーダ36にはイネーブル信号EnblYが供給されるようになっていて、デコーダ45及び36は、ハイレベルのイネーブル信号EnblX及びEnblYが入力されると、全てのデータ線 $X_1 \sim X_n$ を選択し、全ての書き込み制御線 $W_1 \sim W_m$ を選択するようになっており、そのときには、画像信号は全てハイレベルになる。

【0102】

そして、本実施の形態でも、副データ線駆動回路50が設けられていて、その副データ線駆動回路50には、データ線 $X_1 \sim X_n$ のうち、緑(G)の発色が可能な有機EL素子に対応したデータ線 X_2 、 X_5 、 X_8 、…、 $X(n-1)$ に接続されている。但し、データ線 X_2 、 X_5 、 X_8 、…、 $X(n-1)$ のそれぞれに含まれる配線 $d_0 \sim d_5$ の全てではなく、有機EL素子12のうち最大の面積 S_6 に対応した配線 d_5 のみが、スイッチング素子52を介して、キャラクタ表示用電圧 V_{CHR} に接続可能となっている。つまり、本実施の形態にあっても、データ線駆動回路40には、データ線 $X_1 \sim X_n$ の全てが接続されているが、副データ線駆動回路50には、データ線 $X_1 \sim X_n$ の一部であるGの発色が可能な有機EL素子に対応したデータ線 X_2 、 X_5 、 X_8 、…、 $X(n-1)$ の、さらに一部の配線 d_5 のみが選択的に接続されている。

【0103】

本実施の形態にあっては、カラー表示モード期間 T_1 では、ワード線駆動回路35及びデータ線駆動回路40が有効となって、デコーダ36によって任意の書き込み制御線 W_i 、 $\neg W_i$ が選択されるとともに、デコーダ41によって任意の

データ線 X_i が選択され、そのデータ線 X_i に $k \times 3$ ビットの画像信号が乗って表示画面 20 側に供給される。すると、書き込み制御線 W_i 、 $\neg W_i$ によって選択されている画素 P に含まれる R 、 G 、 B 毎の各記憶回路 70 に、データ線 X_i 上の画像信号が書き込まれる。

【0104】

ここで、例えば、ハイレベルの信号を 1、ローレベルの信号を 0 とし、配線 d_5 に 0 の信号が供給され、それ以外の配線 $d_0 \sim d_4$ に 1 の信号が供給されているものとする、記憶回路 70 のうち配線 d_5 に接続されているインバータ 74 の出力は 1 となり、それ以外の配線 $d_0 \sim d_4$ に接続されているインバータ 74 の出力は 0 となる。よって、記憶回路 70 の各データ保持部 73、…、73 のインバータ 74 側のノードには、図 7 の上側から、100000 というデータが書き込まれたことになり、そのデータがインバータ 71 で反転されて PMOS トランジスタ 75、…、75 のゲートに供給されるから、有機 EL 素子 12 の面積 S_6 に対応する PMOS トランジスタ 75 だけがオンとなり、それ以外の PMOS トランジスタ 75 はオフとなる。その結果、有機 EL 素子 12 は、面積 S_6 の部分だけで発光することになるから、全面積 ($S_1 + S_2 + S_3 + S_4 + S_5 + S_6$) に対する発光量は、50% ($= 32 / 63$) となる。この発光状態は、記憶回路 70 に別のデータが書き込まれる次のタイミングまで継続する。

【0105】

つまり、面積 $S_1 \sim S_6$ の比を上記のように設定しているため、データ線 X_i から各記憶回路 70 に書き込むデジタルデータを適宜設定することにより、各ドット毎に 64 階調、従って、各画素 P 毎では 262144 ($= 64 \times 64 \times 64$) 色の出力が可能となっている。

【0106】

そして、単色表示モード期間 T_2 に移行する際には、上記第 1 の実施の形態と同様に、イネーブル信号 $EnbIX$ 及び $EnbIY$ がハイレベルとなり、画像信号が全てハイレベルとなるため、表示画面 20 内の全ての画素が一斉にリセットされる。

【0107】

次いで、イネーブル信号 $EnbIX$ 及び $EnbIY$ がローレベルに戻った後には、デー

タ線駆動回路 4 0 に代えて、副データ線駆動回路 5 0 が有効となる。

【 0 1 0 8 】

よって、デコーダ 3 6 によって任意の書き込み制御線 W_i が選択されるとともに、デコーダ 5 1 により G に対応した任意のデータ線 X_2 、 X_5 、 X_8 、…、の配線 d_5 と、電源配線 5 3 との間が任意のタイミングで接続されることになるから、任意の画素 P を、発光量 5 0 % ($= 3 2 / 6 3$) の G で発光させることができ、それを利用して所望のキャラクタを表示することができる。

【 0 1 0 9 】

このように、上記第 1 の実施の形態ではアナログデータ、この第 3 の実施の形態ではデジタルデータ、という違いはあるものの、本実施の形態であっても、上記第 1 の実施の形態と同様の作用効果が得られる。

【 0 1 1 0 】

なお、この第 3 の実施の形態では、いわゆる面積階調方式により各ドットの発光量に階調を与えるようにしているが、複数種類の外部アナログ電圧を利用してドット毎に階調を与える方式も採用可能である。

【 0 1 1 1 】

図 8 は、外部アナログ電圧利用階調方式の一例を示す図であって、一つのドット分を示している。即ち、各ドットは、複数（この例では、4 つ）の有機 EL 素子 1 2 を有しており、各有機 EL 素子 1 2 毎に、PMOS トランジスタ 1 3、NMOS トランジスタ 1 4 及び保持容量 1 5 が設けられていて、NMOS トランジスタのゲートには行方向配線としての共通のワード線 W が接続され、NMOS トランジスタのソースには別々の配線 $d_0 \sim d_3$ が接続されている。

【 0 1 1 2 】

そして、PMOS トランジスタ 1 3 の有機 EL 素子 1 2 とは逆側並びに保持容量 1 5 の NMOS トランジスタ 1 4 とは逆側は、別々の共通給電線 $V_{OEL1} \sim V_{OEL4}$ に接続されていて、それら共通給電線 $V_{OEL1} \sim V_{OEL4}$ の電圧は、図 9 に示すように、それらの電圧によって得られる有機 EL 素子 1 2 の輝度 $B_1 \sim B_4$ が、

$$B_1 : B_2 : B_3 : B_4 = 1 : 2 : 4 : 8$$

となるように設定されている。

【0113】

このような構成であると、各ドット毎に、有機EL素子12を全て発光させた場合の輝度を15とすると、例えば、配線d0に対応した有機EL素子12だけを発光させれば輝度は $1/15$ 、配線d4に対応した有機EL素子12だけを発光させれば輝度は $8/15$ 、配線d0に対応した有機EL素子12及び配線d1に対応した有機EL素子12を発光させれば輝度は $3/15$ 、という具合になるから、各ドット毎に16階調が得られることになる。

【0114】

よって、このような階調方式を第3の実施の形態の図7の構成に代えて採用したとしても、その第3の実施の形態と同様の効果が発揮できる。

【0115】

また、上記第1の実施の形態では、副データ線駆動回路50をデコーダ51を設けて構成しているが、デコーダ51に代えて、シフトレジスタを採用することも可能である。シフトレジスタを採用した場合、単色表示モード期間T2でもデータ線X2、X5、X8、…、X(n-1)を順に駆動させることが必要となるが、デコーダ51に比べて配線が簡単で済むから、副データ線駆動回路50によってデータ線を順に駆動させても消費電力がそれほど大きくなりえない場合、例えば、画素数がそれほど大きくない場合には採用する価値がある。

【0116】

また、上記第2の実施の形態においても、デコーダ51及び61のいずれか一方或いは両方を、シフトレジスタで置き換えることも可能であり、そのようなシフトレジスタを利用した構成は、上記と同様に副データ線駆動回路50や副走査線駆動回路60によってデータ線や走査線を順に駆動させても消費電力がそれほど大きくなりえない場合、例えば、画素数がそれほど大きくない場合には採用する価値がある。

【0117】

【発明の効果】

以上説明したように、本発明によれば、副データ線駆動回路を設ける構成、若しくは副データ線駆動回路及び副行駆動回路の両方を設ける構成としたため、デ

一タ線駆動回路や行駆動回路だけで表示制御を行う場合に比べて、消費電力を低減することができるという効果がある。

【 0 1 1 8 】

特に、請求項 5、7、12、14、15、16に係る発明であれば、消費電力をより顕著に低減することが可能である。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態を示す回路図である。

【図 2】

第 1 の実施の形態の作用を説明するための波形図である。

【図 3】

有機 EL 材料の発光輝度の特性図である。

【図 4】

有機 EL 材料の発光効率の特性図である。

【図 5】

本発明の第 2 の実施の形態を示す回路図である。

【図 6】

本発明の第 3 の実施の形態の示す回路図である。

【図 7】

第 3 の実施の形態の各ドット毎の構成を示す回路図である。

【図 8】

第 3 の実施の形態の変形例を示す回路図である。

【図 9】

図 8 の構成における各外部電源の電圧と輝度との関係を示す図である。

【図 10】

従来の構成を示す回路図である。

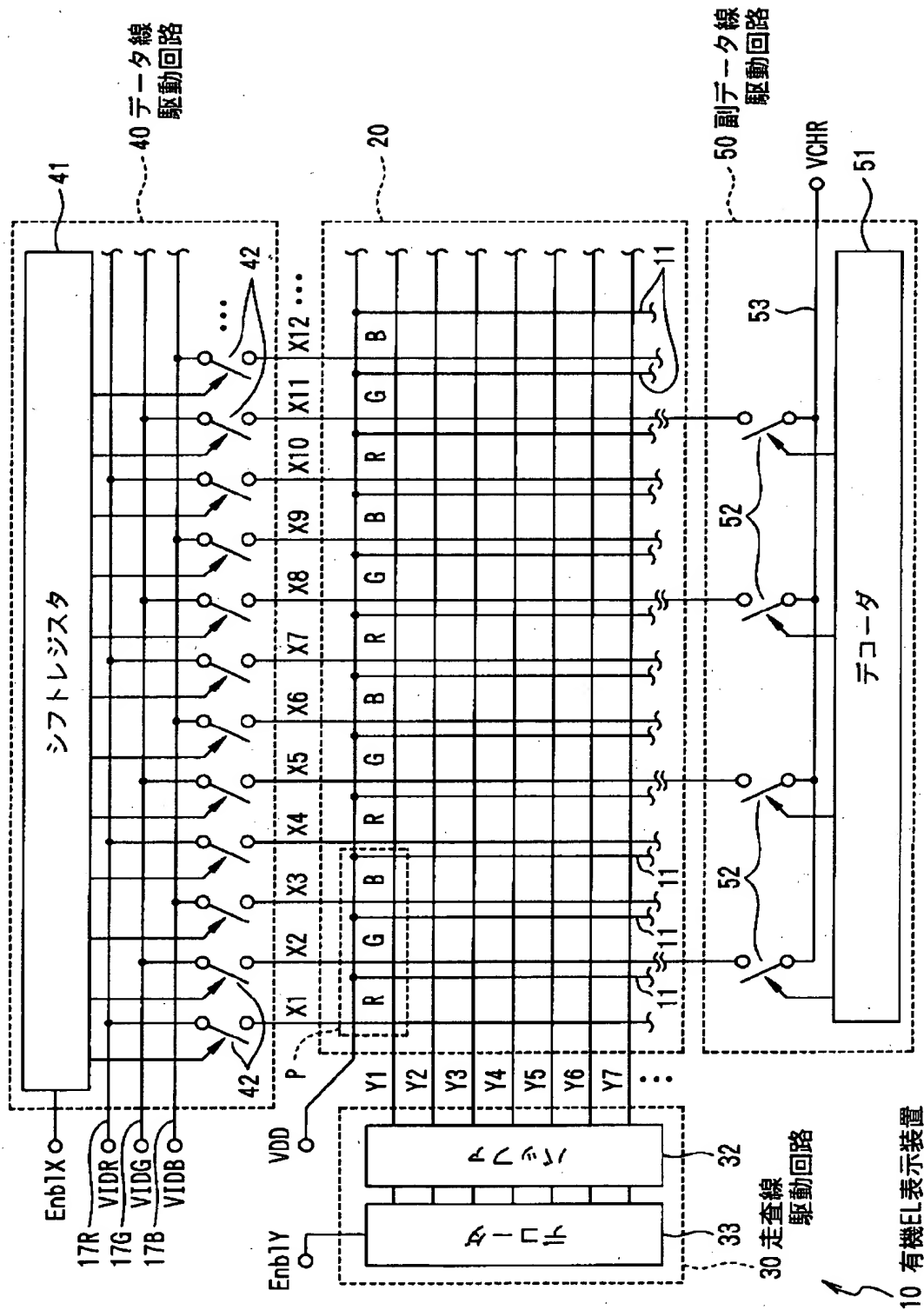
【符号の説明】

- | | |
|-----|------------|
| 1 0 | 有機 EL 表示装置 |
| 2 0 | 表示画面 |

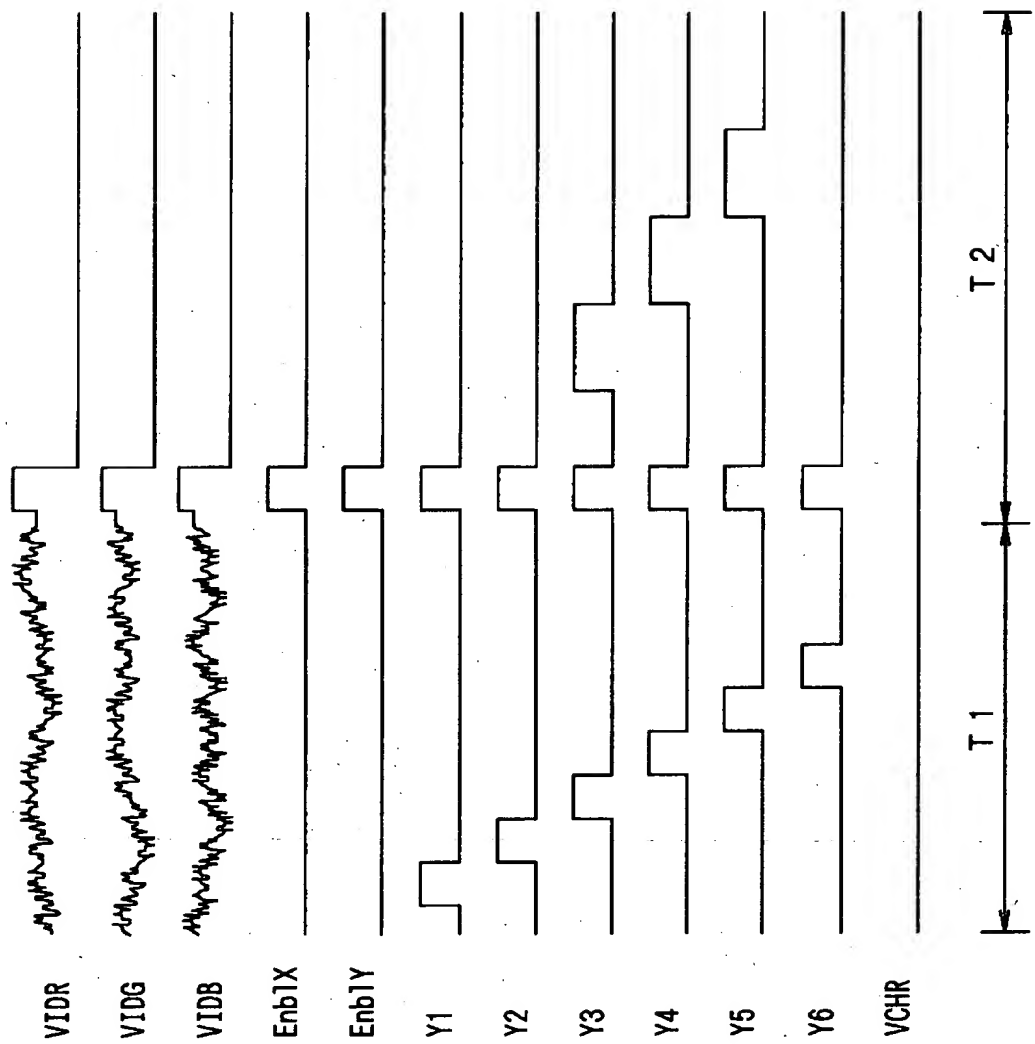
3 0	走査線駆動回路（行駆動回路）
3 2	バッファ
3 3	デコーダ
4 0	データ線駆動回路
4 1	シフトレジスタ
4 2	スイッチング素子
5 0	副データ線駆動回路
5 1	デコーダ
5 2	スイッチング素子
6 0	副走査線駆動回路（副行駆動回路）
6 1	デコーダ
6 2	バッファ
X 1 ~ X 1 2	データ線
Y 1 ~ Y 7	走査線（行方向配線）

【書類名】 図面

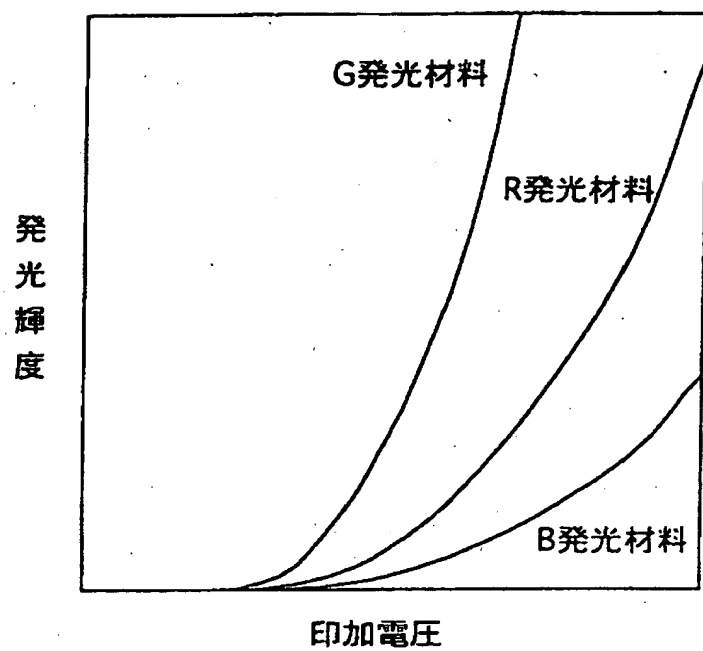
【図 1】



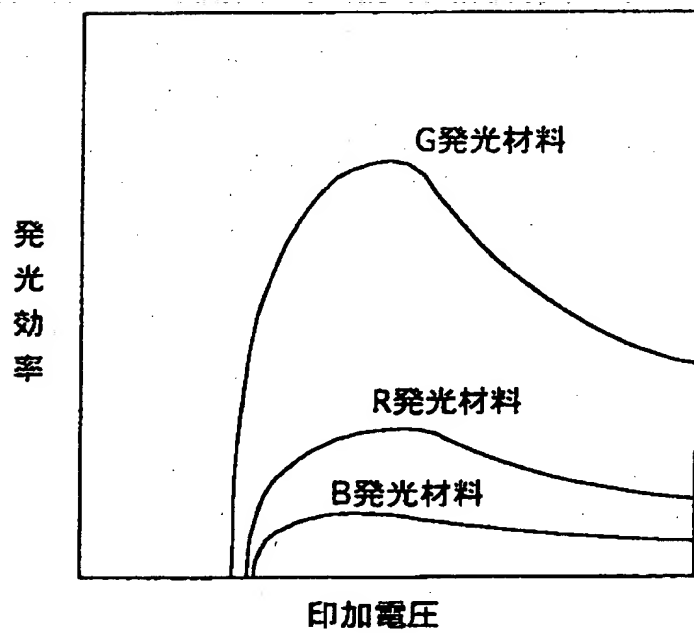
【図 2】



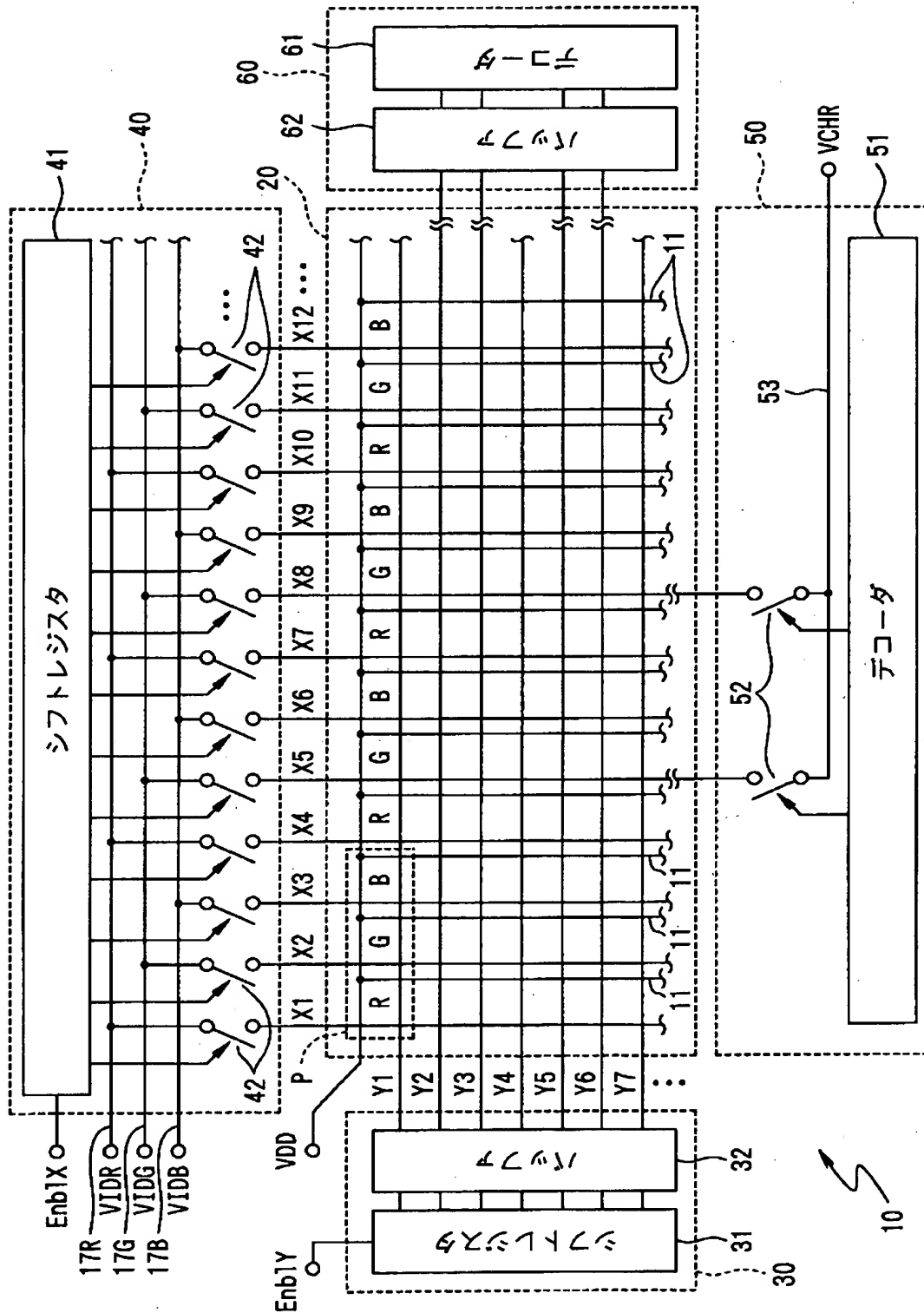
【図3】



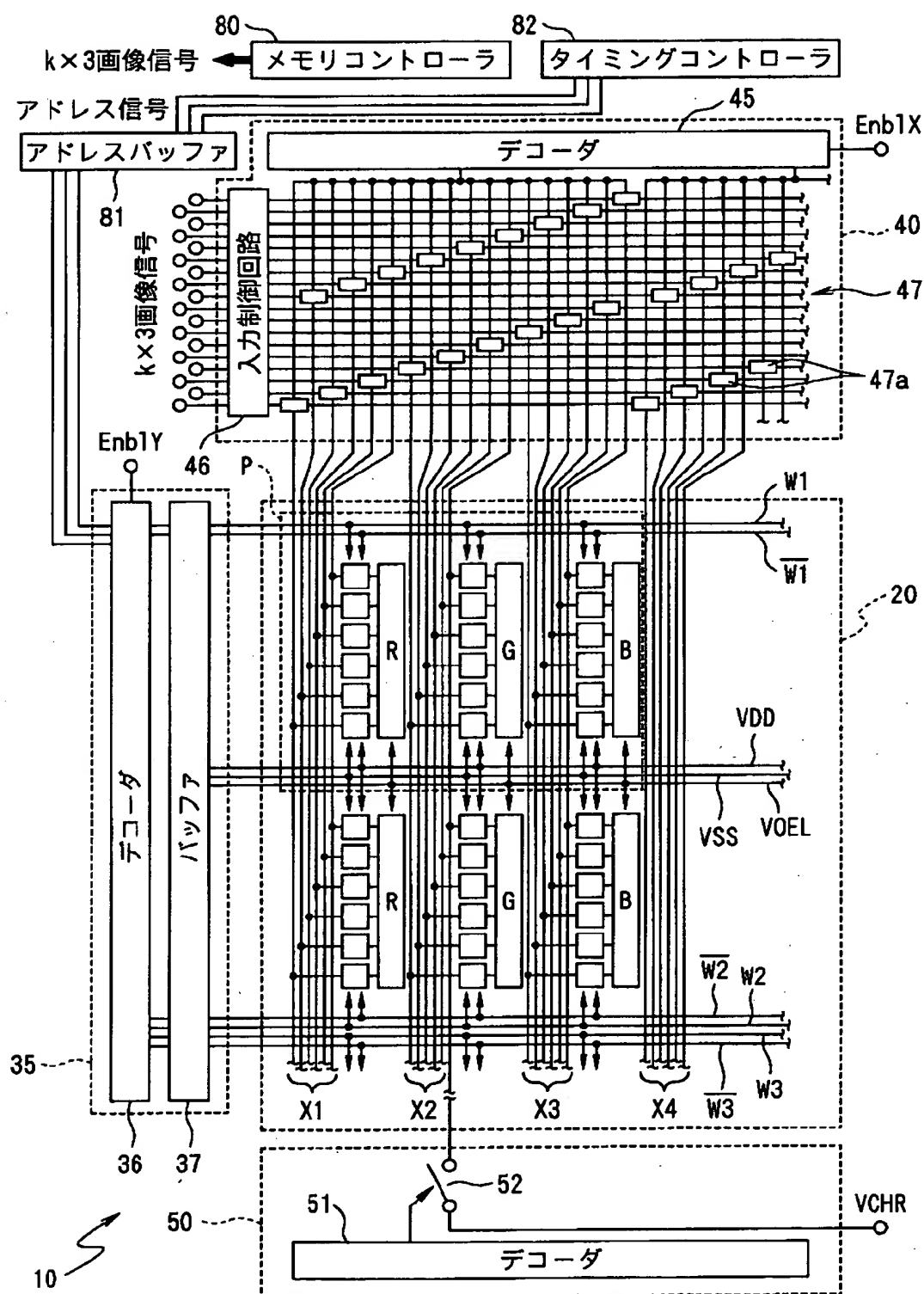
【図4】



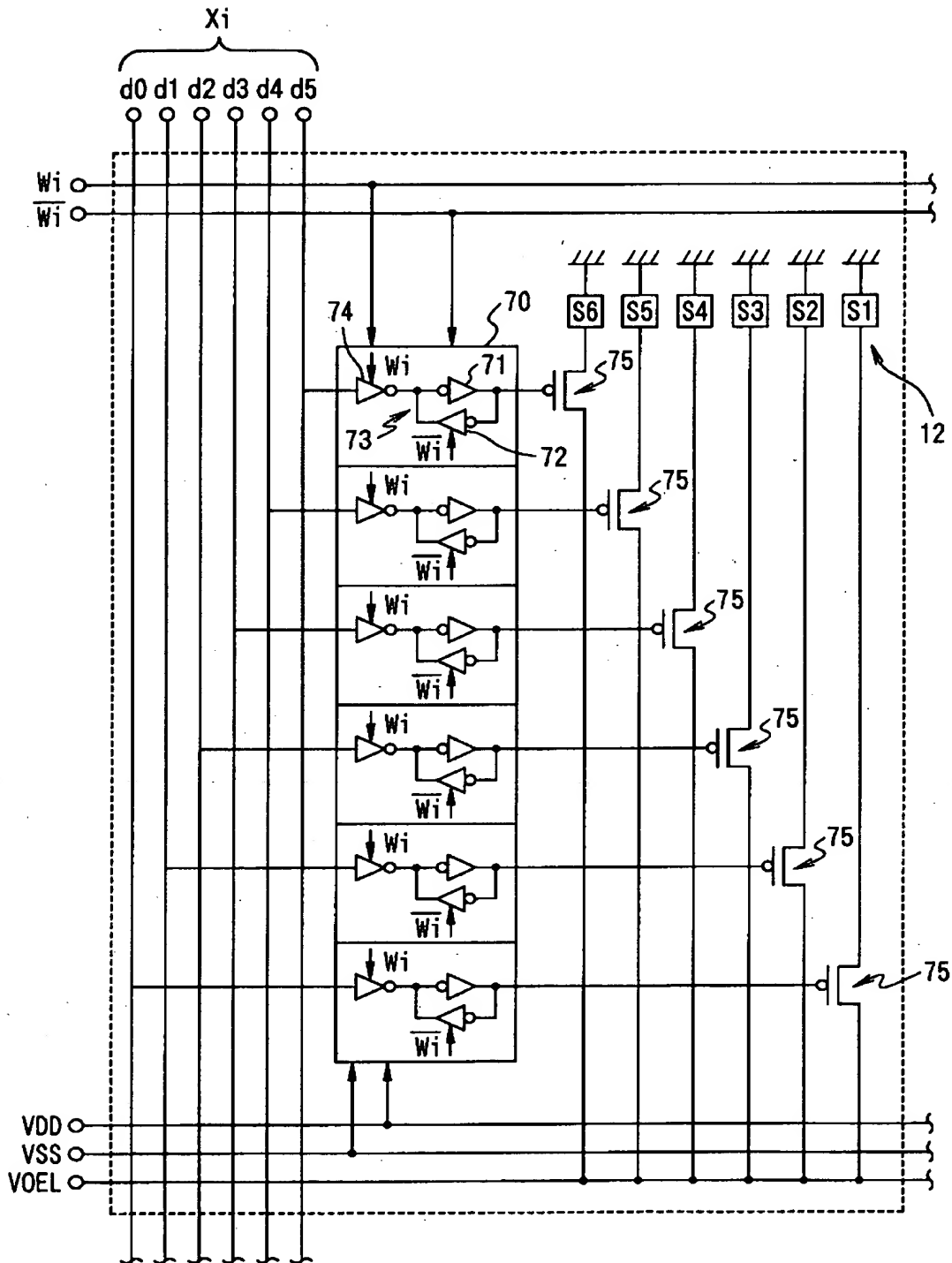
【図 5】



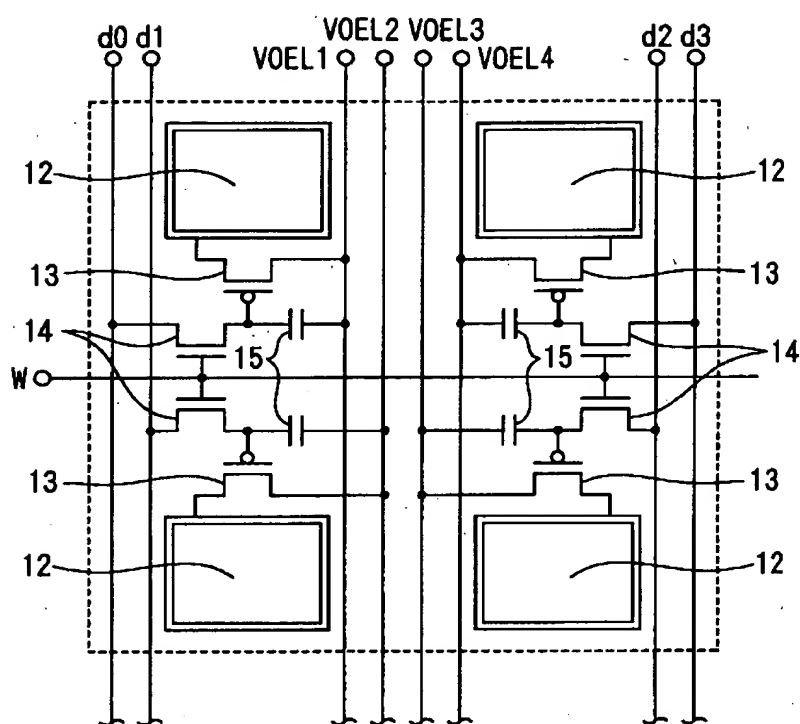
【图 6】



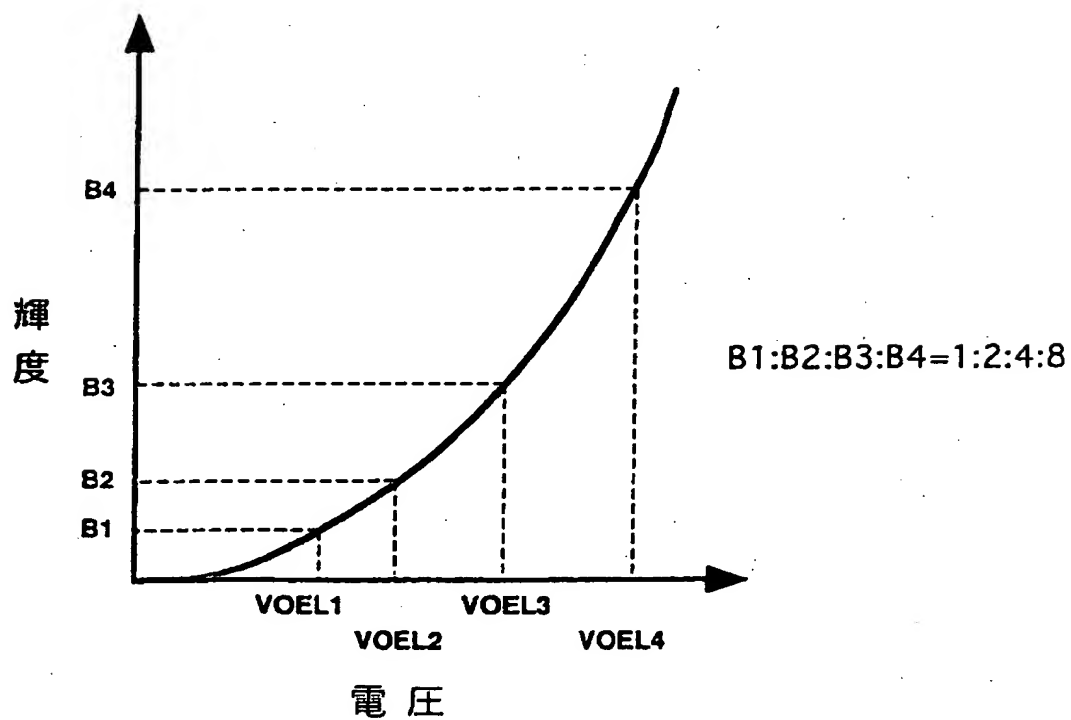
【図 7】



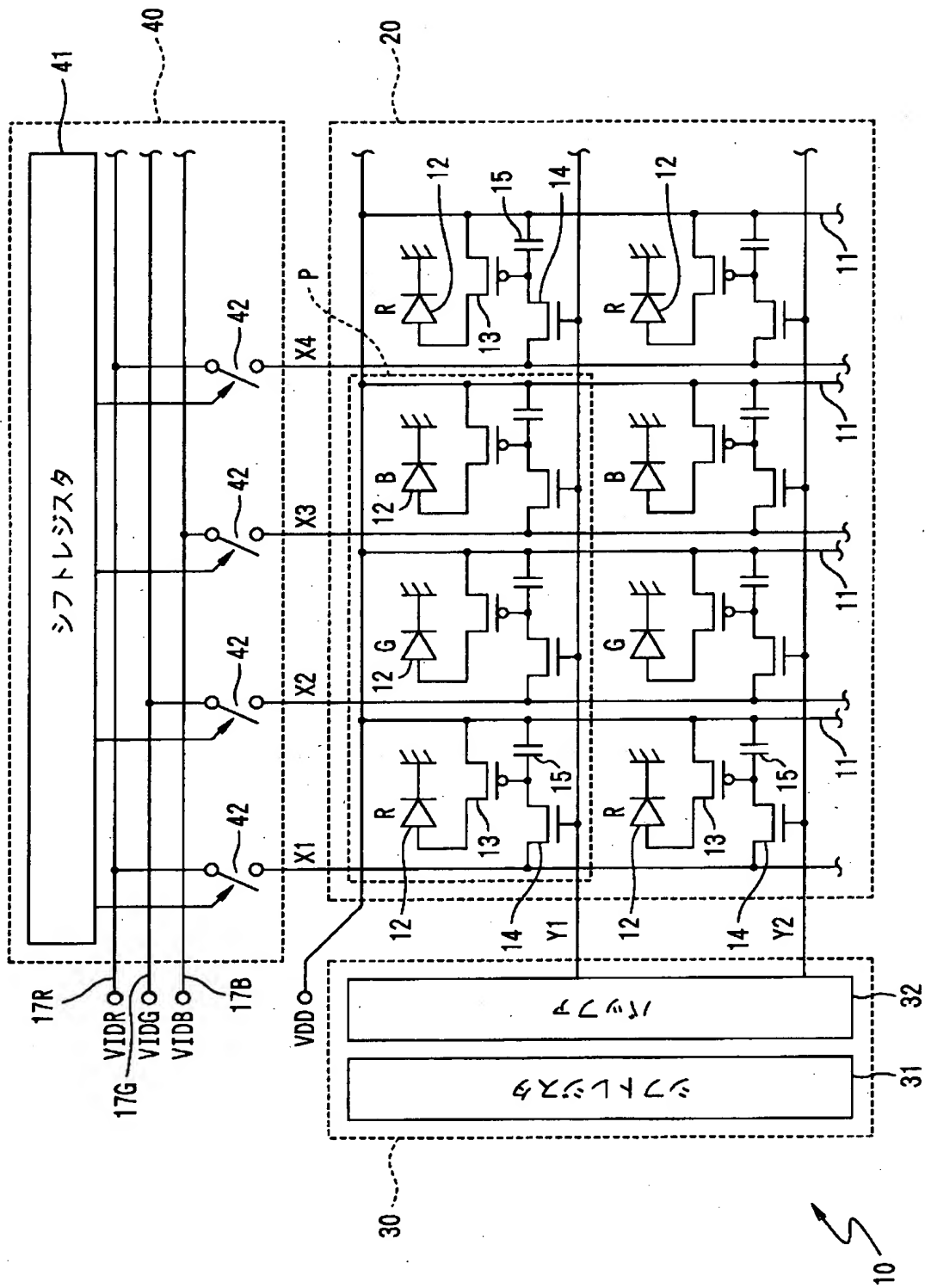
【図 8】



【図 9】



【図10】



【書類名】 要約書

【要約】

【課題】 有機 E L 表示装置の消費電力を低減したい。

【解決手段】 格子状に配設されたデータ線 X 1 ～ X 1 2 と走査線 Y 1 ～ Y 7 との各交点に、R、G、B の各色に対応した有機 E L 素子や保持容量等が配され、データ線駆動回路 4 0 と、走査線駆動回路 3 0 とを備えている。走査線駆動回路 3 0 は、デコーダ 3 3 を含んで構成されている。そして、データ線駆動回路 4 0 とは別に、副データ線駆動回路 5 0 を備えている。副データ線駆動回路 5 0 は、デコーダ 5 1 と、複数のスイッチング素子 5 2 とを含んで構成されている。スイッチング素子 5 2 の一端側は、データ線 X 1 ～ X 1 2 のうち、緑 (G) の発色が可能な有機 E L 素子に対応したデータ線 X 2、X 5、X 8 のみに選択的に接続されている。スイッチング素子 5 2 の他端側は、有機 E L 素子を発色させるためのキャラクタ表示用電圧 VCHR が供給される電源配線 5 3 に接続されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日
[変更理由] 新規登録
住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社